

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-133749

(P2000-133749A)

(43) 公開日 平成12年5月12日 (2000.5.12)

(51) Int.Cl.<sup>7</sup>

H 0 1 L 23/32

識別記号

F I

H 0 1 L 23/32

テマコード\* (参考)

D

審査請求 未請求 請求項の数 1 O L (全 9 頁)

(21) 出願番号

特願平10-304921

(22) 出願日

平成10年10月27日 (1998. 10. 27)

(71) 出願人 000190116

信越ポリマー株式会社

東京都中央区日本橋本町4丁目3番5号

(72) 発明者 小田嶋 智

東京都中央区日本橋本町4丁目3番5号

信越ポリマー株式会社内

(72) 発明者 野上 隆

東京都中央区日本橋本町4丁目3番5号

信越ポリマー株式会社内

(74) 代理人 100101144

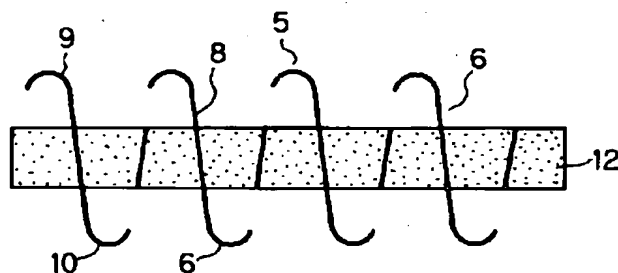
弁理士 神田 正義 (外1名)

(54) 【発明の名称】 電気コネクタの製造方法

(57) 【要約】

【課題】 部品点数や構成要素を減少させ、生産性を向上させることのできる電気コネクタの製造方法を提供する。

【解決手段】 BGAタイプの半導体パッケージとプリント基板とを複数の導電線条5を介し少なくとも電気的に接続する電気コネクタの製造方法であって、導電板6に複数の溝孔を並べ設けてその配列方向に複数の導電線条片部8を並設し、導電板6を湾曲して各導電線条片部8を波形に形成する。次いで、導電板6にこれを埋設保護する絶縁材層12を設け、絶縁材層12の表面から各導電線条片部8の複数の山部9をそれぞれ露出させるとともに、絶縁材層12の裏面から各導電線条片部8の複数の谷部10をそれぞれ露出させる。そして、各導電線条片部8の複数の山部9及び又は谷部10の傾斜片をそれぞれ除去して複数の導電線条5を相互に絶縁した状態に形成する。



## 【特許請求の範囲】

【請求項1】 表面実装型の電子部品と電気的な被接合物とを複数の導電線を介し少なくとも電気的に接続する電気コネクタの製造方法であって、導電板に複数の溝孔を並べ設けてその配列方向に複数の導電線条片部を並べて形成し、該導電板を屈曲して各導電線条片部をほぼ波形に形成し、該導電板にこれを埋設保護する絶縁材層を設け、この絶縁材層の表面から該各導電線条片部の複数の山部をそれぞれ露出させるとともに、該絶縁材層の裏面から該各導電線条片部の複数の谷部をそれぞれ露出させ、該各導電線条片部の複数の山部及び又は谷部の複数箇所を除去して上記複数の導電線を相互に絶縁した状態に形成することを特徴とする電気コネクタの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、複数の端子を面内に並べ備えたBGAタイプやLGAタイプのような半導体パッケージ等と回路基板等とを電気的に接続する電気コネクタの製造方法に関するものである。

## 【0002】

【従来の技術】半導体パッケージには、QFP(Quad Flat Package)、TCP(Tape Carrier Package)、SOP、SOJ、又はPLCC等のタイプがあるが、従来、実装時の端子回りの取り扱いが容易なPGA(ピングリッドアレイ)タイプが多用されてきた。このPGAタイプの半導体パッケージ1Bは、図18(a)、(b)に示すように、パッケージの裏面にピン型を呈した複数の端子を二次元的に配列した構造に構成され、ハイパワーで高速であるという特性を有している。

【0003】しかしながら、PGAタイプの半導体パッケージ1Bは、比較的外形寸法が大きく、しかも、熱放散特性の良い高価なセラミックスを用いるので、高級な用途に用途が限定されてしまう等の問題があった。さらに、多極高密度配置の要求時にピン径が小さくなり、ピンの成形加工に困難を生じたり、ピンが比較的容易に変形してしまう等という問題もあった。

【0004】そこで、近年、BGA(ボールグリッドアレイ)タイプやLGA(ランドグリッドアレイ)タイプのような表面実装型の半導体パッケージ、特に各種BGAタイプの半導体パッケージ1が鋭意研究開発されて大いに注目され、これらがパーソナルコンピュータやワークステーション用のマイクロプロセッサや多ピンのASIC(Application Specific Integrated Circuit)に使用されている。

【0005】LGAタイプの半導体パッケージは、図示しないが、パッケージの裏面に面状を呈した複数の電極パッドのみを残存させた構造に構成されている。これに対し、図19に示すBGAタイプや図20のD<sup>2</sup>BGA(Die Dimension-BGA)タイプの半導体パッケージ1は、LGAのランドの位置に半田ボール形を呈した複数の端子2が格子形に

配列して構成されている。これらの半導体パッケージ、特にBGAタイプの半導体パッケージ1は、従来のQFPよりも小型で400ピン以上の多ピン化が可能(実装密度が高い)であり、多ピンの一括リフロー表面が容易である等の特徴を有しており、実装技術の主流となるに至っている。

【0006】ところで、BGAタイプの半導体パッケージ1は、実装基板であるプリント基板3上の所定の位置に配置して半田リフローされることにより、各端子2が溶融してプリント基板3のランド4と半田接合され、プリント基板3上に実装される。しかし、このような半田接合では、半導体パッケージ1の取り付けが可能であるものの、その取り付け取り外しが不可能なので大きな問題が生じる。半導体パッケージ1の半導体素子が着脱自在であることは、試作段階や初期販売段階でのCPUの試験の実装、あるいは新型半導体素子への交換等に必要不可欠だからである。そこで、表面実装型の半導体パッケージの実装を可能とするとともに、その取り付け取り外しをも実現する電気コネクタが必要とされる。

20 【0007】上記問題に鑑み、特開平9-115577号公報は、電気コネクタを用いた接合構造を提案し、半導体パッケージの実装の他、その取り付け取り外しを可能としている。この電気コネクタは、図示しないが、複数の導電ランドを上下両面に有する絶縁性シートと、導電ランド位置に形成されたスルーホール(貫通孔)の内面に沿って位置し、上下両面のランド間を導電接続する導電層と、スルーホール内に充填されたエラストマーと、このエラストマーの上下両面に位置する金属パンプとから構成されている。金属パンプは、半球形又は球形に形成され、径がスルーホールの径よりも小径に形成されている。

30 【0008】このような電気コネクタは、絶縁性シートの上記位置に貫通孔を穿孔してその内側面に沿って導電層を形成し、貫通孔内に弾性樹脂を充填し、その後、弾性樹脂の上下面に導電層と電気的に導通する金属パンプを配設することにより、製造される。

## 【0009】

【発明が解決しようとする課題】表面実装型の半導体パッケージ用の電気コネクタは、以上のように構成されているが、部品点数や構成要素が実に多く、製造方法もきわめて煩雑であり、結果的に製品コストが高くなるという大きな問題があった。

40 【0010】本発明は、上記問題に鑑みなされたもので、部品点数や構成要素を減少させ、生産性を向上させることのできる電気コネクタの製造方法を提供することを目的としている。

## 【0011】

【課題を解決するための手段】本発明者等は、生産性の良好な電気コネクタの製造方法を得るためには、部品点数等を減らし、複数の導電部材を一括加工すれば良いこ

## 3

とに着眼し、その方法、構造について種々検討を重ねた。その結果、以下の製造方法によれば、低コストで容易に電気コネクタを製造することができることを確認し、本発明を完成させるに至ったものである。すなわち、請求項 1 記載の発明においては、上記課題を達成するため、表面実装型の電子部品と電気的な被接合物とを複数の導電線条を介し少なくとも電気的に接続する電気コネクタの製造方法であって、導電板に複数の溝孔を並べ設けてその配列方向に複数の導電線条片部を並べて形成し、該導電板を屈曲して各導電線条片部をほぼ波形に形成し、該導電板にこれを埋設保護する絶縁材層を設け、この絶縁材層の表面から該各導電線条片部の複数の山部をそれぞれ露出させるとともに、該絶縁材層の裏面から該各導電線条片部の複数の谷部をそれぞれ露出させ、該各導電線条片部の複数の山部及び又は谷部の複数箇所を除去して上記複数の導電線条を相互に絶縁した状態に形成することを特徴としている。

【0012】ここで、特許請求の範囲における表面実装型の電子部品には、LGA、BGA、FBGA、PBGA、TBGA、FPBGA、若しくは D<sup>2</sup>BGA タイプ等の半導体パッケージ、又はこれらとほぼ同様の表面実装型の各種電子部品が含まれる。また、電気的な被接合物には、少なくとも検査用の回路基板、プリント基板、高密度配線板であるビルドアップ配線板、又はこれらとほぼ同様の被接合物が含まれる。また、電気コネクタは、電子部品と電気的な被接合物とを少なくとも電気的に接続する構成であれば良い。したがって、電子部品及び又は被接合物を単数複数の導電線条で機械的に支持、保持したり、機械的に接続する構成を併有する電気コネクタでも良い。

【0013】導電板は、ほぼ簾形の加工や屈曲加工が可能な導電性の金属板であれば良い。具体的には、金、銀、銅、白金、パラジウム、鉛、錫、鉄、亜鉛、アルミニウム、クロム、若しくはチタン等の金属、鉄-ニッケル合金、ステンレス、半田、ベリリウム銅、青銅、りん青銅、又は黄銅等の合金の板があげられる。但し、接続抵抗、耐腐食性、加工性、又は材料コスト等の観点から、鉄-ニッケル合金や銅合金を選択して使用することが好ましい。

【0014】導電板に複数の溝孔を並べ設ける方法としては、導電板に打ち抜き加工を施して不要部を除去する方法、エッチングで不要部を除去する方法、又は電鍍法で簾状に金属を析出させる方法等があげられる。この場合の導電板の厚さは、0.05~0.3mm の範囲内で選択すると良い。これは、導電板が厚すぎると、細かい配線ピッチに対応できないほか、接続を得るために必要な加重が大きくなるので、接続構造が大型化するからである。また、導電板が薄すぎると、機械的な強度が弱化して確実な接続が得られないからである。

【0015】各導電線条片部の表面には、適宜メッキを施して耐食性や耐摩耗性等を向上させることができる。

## 4

各導電線条片部は、電子部品と被接合物とに挟まれた圧力作用状態で使用されるので、誤差の吸収等ができるようばね弾性を有することが望ましい。このため、屈曲加工後に、焼入れ処理等の高弾性化の処理を施すと良い。また、導電線条片部のピッチ及び幅は、接続しようとする電子部品の端子のピッチや大きさ等を考慮して決定される。例えば、端子ピッチが 1.0mm、端子が φ0.5mm の円形の場合、ピッチは 1.0mm、幅は 0.5mm 前後とされる。

10 【0016】導電板を屈曲して各導電線条片部をほぼ波形に形成する方法としては、金型でプレス加工する方法、又は一対の歯車状の金型で順次折り曲げ加工する方法等があげられる。前者の方法は、元の導電板の厚さよりも各導電線条片部を薄くしたい場合に有効である。これに対し、後者の方法は、元の導電板の厚さを保持したい場合、あるいは導電板の延展性が乏しい場合に有利である。また、導電線条片部の波のピッチは、導電線条 1 本で一組の接続を行う場合には 1.0mm、導電線条 2 本で二組の接続を行う場合には 0.5mm とすれば良い。

20 【0017】絶縁材層としては、電気絶縁性を有するとともに、加工時に流動状態を取り得るものであれば、特に限定されるものではなく、従来公知の有機高分子材料を適宜使用することができる。具体的には、ポリエチレンテレフタレート、ポリブチレンテレフタレート、ポリエチレンナフタレート、ポリアリレート、若しくはポリエステルエラストマー等のポリエステル樹脂、ポリスチレン樹脂、ポリ(メタ)アクリル樹脂、ABS樹脂、AS樹脂、ポリアミド樹脂、ポリカーボネイト樹脂、ポリフェニレンエーテル樹脂、エポキシ樹脂、ポリイミド樹脂、ポリアミドイミド樹脂、これらのブレンド品、又はシリコーンゴム等があげられる。

30 【0018】有機高分子材料には、耐熱向上材、劣化防止剤、加工助剤、強化材、又は熱膨張率調整フィラー等を適宜添加することが好ましい。また、絶縁材層の表裏面から複数の山部と谷部とをそれぞれ露出させる方法としては、インサート射出成形、インサート反応射出成形による方法、又は絶縁材層の材料よりも密度の大きい液体に導電板の各谷部を浸漬し、この上に絶縁材の材料を流入硬化させて絶縁材層を形成し、一体化した導電板と絶縁材層とを液体から引き上げる方法等があげられる。

40 さらに、複数の山部及び又は谷部の複数箇所を除去する方法としては、グラインダ加工、フライス加工、サンドブラスト法、又はエッチング法等の各種方法があげられる。

50 【0019】上記除去方法のうち、エッチング法を用いる場合には、複数の山部及び又は谷部の非除去部にレジスト膜を形成する必要があるが、レジスト膜を形成する方法としては、導電板に複数の導電線条片部を並べ設ける前後に、複数の導電線条片部に直交する方向で、一定の間隔、幅で複数の導電線条片部の両面に印刷やフォト

エッチング等の方法で形成する方法があげられる。この印刷やフォトリソ法でレジスト膜を形成すれば、微細で正確な除去加工が容易に可能になる。

【0020】本発明によれば、導電板の複数の溝孔の配列方向に複数の導電線条片部を一括して並べ設け、この複数の導電線条片部を加工し、これを複数の導電線条として表面実装型の電子部品と回路基板等からなる電気的な被接合物とを少なくとも電気的に接続するので、電気コネクタの部品点数や構成要素が少なくなる。

【0021】

【発明の実施の形態】以下、図面を参照して本発明の好ましい実施形態を説明するが、本発明は以下の実施形態になんら限定されるものではない。本実施形態において、BGAタイプの半導体パッケージ1の複数の端子2とプリント基板3の複数のランド4とを複数の導電線条5を介し電気的に接続する圧接挟持型の電気コネクタを製造する場合には、図1ないし図9に示すように、まず、平面長方形で銅合金製の導電板6を用意し、この湾曲可能な薄い導電板6に打ち抜き加工を施して左右方向に細長い複数の溝孔7を所定のピッチで並列に穿孔する(図1参照)。この並列穿孔により、導電板6がほぼ簾形となり、複数の溝孔7の配列方向(図1の上下方向、図2等の紙面奥方向)に細長い複数の導電線条片部8が並設される(同図参照)。

【0022】こうして、複数の導電線条片部8を並設したら、図示しない金型にほぼ簾形の導電板6をセットしてプレス加工し、導電板6を連続した波形に湾曲させて各導電線条片部8を山部9と谷部10とを交互に有する同様の波形に形成する(図2参照)。導電板6を波形に湾曲したら、導電板6を高温加熱するとともに、この導電板6を水や油等で急冷して硬化させ、各導電線条片部8にばね性を付与する。

【0023】次いで、マスキング材に各導電線条片部8の複数の谷部10を浸漬し、マスキング材を固化させてマスキング材層11を形成(図3参照)し、このマスキング材層11上に流動性の絶縁材料を充填固化させて弾性変形可能な絶縁材層12を積層形成(図4参照)する。こうして、絶縁材層12を積層形成したら、マスキング材層11を除去して導電板6のほぼ中央部を埋設保護する硬度80度(ショアA)以下の絶縁材層12のみ残存(図5参照)させる。この残存により、絶縁材層12の表面から各導電線条片部8の複数の山部9がそれぞれ露出するとともに、絶縁材層12の裏面から各導電線条片部8の複数の谷部10がそれぞれ露出する(同図参照)。

【0024】次いで、サンドブラスト装置のノズル13を絶縁材層12の表面から露出した各山部9の一傾斜片に $10^{\circ} \sim 80^{\circ}$ の適切な角度で指向させ、ノズル13から各山部9の一傾斜片に1000メッシュ程度の石英砂を圧さく空気で吹き付け(図6参照)、一傾斜片を除去する。こうして、各山部9の一傾斜片を除去したら、ノ

ズル13を絶縁材層12の裏面から露出した各谷部10の他の傾斜片に $10^{\circ} \sim 80^{\circ}$ の適当な角度で向け、ノズル13から各谷部10の他の傾斜片に1000メッシュ程度の石英砂を圧さく空気で吹き付け、他の傾斜片を除去する(図7参照)。この各谷部10の他の傾斜片の除去により、複数の導電線条片部8が相互に絶縁した複数の導電線条5に形成される。

【0025】上記サンドブラスト作業の際、絶縁材層12の硬度が80度以下なので、絶縁材層12の切削をきわめて有効に防止することが可能となる。また、各谷部10の他の傾斜片を除去する際、各谷部10の一の傾斜片の下端部とプリント基板3のランド4との角度 $\theta$ が $60^{\circ}$ 以下となるよう各谷部10の他の傾斜片を除去(図8参照)すれば、各谷部10の一の傾斜片の下端部にばね性を付与することができる。

【0026】そして、プリント基板3の複数のランド4の配列に対応させて導電板6の所定領域、及び又は所定の導電線条5等をフライス加工等の方法で適宜除去し、複数の導電線条5を図9のように枠形に配列すれば、電気コネクタを製造することができる。以下、必要に応じて、上記作業が繰り返される。

【0027】上記構成において、BGAタイプの半導体パッケージ1とプリント基板3とを電気コネクタで接続するには、まず、プリント基板3上に電気コネクタをマウントして位置決めし、プリント基板3の各ランド4と電気コネクタの各導電線条5の下端部とを位置決め接触させる。そして、電気コネクタ上に半導体パッケージ1をマウントして位置決めし、電気コネクタの各導電線条5の上端部と半導体パッケージ1の各端子2とを位置決め接触させ、その後、半導体パッケージ1を圧下すれば、絶縁材層12が圧縮変形し、半導体パッケージ1とプリント基板3とを簡単、かつ確実に接続して導通させたり、あるいは検査することができる。

【0028】上記方法によれば、導電板6上に複数のワイヤを個々にボンディング等して組み立てるのではなく、導電板6をほぼ簾形に形成して複数の導電線条片部8を一括並設し、この複数の導電線条片部8を自由度の高い複数の導電線条5として利用するので、部品点数や構成要素が著しく少なくなる。したがって、製造方法の簡素化や容易化が可能となり、これを通じて生産性を大幅に向上させたり、製品コストを低下させることができる。また、各導電線条片部8を波形に形成するので、各導電線条5が弾性変形可能なばねとして機能し、良好な接続安定性と反発性が大いに期待できる。さらに、サンドブラスト法により、複数の導電線条5を形成するので、高い生産性を確保することができる。

【0029】次に、図10及び図11は本発明の第2の実施形態を示すもので、この場合には、導電板6を連続した波形に湾曲後、各導電線条片部8を構成する各山部9の他の傾斜片、及び各谷部10の一の傾斜片にレジス

ト膜 14 をスプレー 15 でそれぞれ塗布形成し、塩化第二鉄 ( $\text{FeCl}_3$ )、塩化第二銅 ( $\text{CuCl}_2$ )、又は過硫酸アンモニウム ( $(\text{NH}_4)_2\text{S}_2\text{O}_8$ ) 等を用いるエッチング法により、各山部 9 の一傾斜片と各谷部 10 の他の傾斜片とをそれぞれ浸食溶解して除去するようにしている。この作業の際、各導電線条片部 8 と平行な方向から各導電線条片部 8 の傾斜片に対して  $10^\circ \sim 80^\circ$  の角度でスプレー 15 を噴射すると良い。その他の部分については、上記実施形態と同様であるので説明を省略する。

【0030】本実施形態においても、上記実施形態と同様の作用効果が期待でき、しかも、スクリーン印刷用の版や露光用のマスクを用いることなく、実に簡便な方法でレジスト膜 14 を容易に形成することができるという利点がある。なお、各山部 9 の一傾斜片と各谷部 10 の他の傾斜片とをそれぞれ除去した後に、レジスト膜 14 が残存している場合には、アルカリ性処理液や有機溶剤等の剥離剤によって除去すれば良い。

【0031】次に、図 12 及び図 13 は本発明の第 3 の実施形態を示すもので、この場合には、各山部 9 の一傾斜片ではなく、各山部 9 の丸まった上端部を除去するようにしている。その他の部分については、上記実施形態と同様であるので説明を省略する。本実施形態においても、上記実施形態と同様の作用効果が期待でき、しかも、各山部 9 の両傾斜片の上端部間に半導体パッケージ 1 の端子 2 が安定して嵌合支持されるので、接続安定性を向上させることができるのは明らかである。

【0032】次に、図 14 及び図 15 は本発明の第 4 の実施形態を示すもので、この場合には、各導電線条 5 を上記のような断面ほぼ S 字形やほぼ Z 字形とするのではなく、各導電線条 5 が断面ほぼ V 字形となるよう所定の山部 9 の一部と所定の谷部 10 とをそれぞれ除去するようにしている。その他の部分については、上記実施形態と同様であるので説明を省略する。本実施形態においても、上記実施形態と同様の作用効果が期待でき、しかも、隣接する一対の山部 9 の間の広い隙間に半導体パッケージ 1 の端子 2 が安定して嵌合保持されるので、接続安定性をさらに向上させることができるのは明白である。

【0033】次に、図 16 は本発明の第 5 の実施形態を示すもので、LGA タイプの半導体パッケージ 1 A の端子 2 A とプリント基板 3 とを電気コネクタで接続する場合に、不要な導電線条 5 を弾性変形可能な専用の係止支持片 16 としてほぼ J 字形に形成し、この係止支持片 16 の湾曲した下部をプリント基板 3 の取付孔 3 a に着脱自在に挿通係止するようにしている。その他の部分については、上記実施形態と同様であるので説明を省略する。本実施形態においても、上記実施形態と同様の作用効果が期待でき、しかも、プリント基板 3 に電気コネクタが専用品である係止支持片 16 を介して機械的に保持連結されるので、電気コネクタの位置決めや支持等がきわめ

て良好となるとともに、実装工程の効率化を図ることができる。

【0034】次に、図 17 は本発明の第 6 の実施形態を示すもので、LGA タイプの半導体パッケージ 1 A の端子 2 A とプリント基板 3 とを電気コネクタで接続する場合に、不要な導電線条 5 を弾性変形可能な専用の係止接続片 17 として上下に長い大型に形成し、この係止接続片 17 の湾曲した上下部をプリント基板 3 の取付孔 3 a と半導体パッケージ 1 の周縁部とにそれぞれ着脱自在に係止するようにしている。その他の部分については、上記実施形態と同様であるので説明を省略する。本実施形態においても、上記実施形態と同様の作用効果が期待でき、しかも、LGA タイプの半導体パッケージ 1 とプリント基板 3 とが係止接続片 17 を介して機械的に接続保持されるので、実に良好な位置決めや実装工程の効率化が期待できる。

【0035】なお、上記実施形態では絶縁材層 12 を単に示したが、なんらこれに限定されるものではなく、底部に複数の貫通孔を備えた箱形のベースに絶縁材層 12 を収納するようにしても良い。さらに、第 1 ないし第 4 の実施形態で LGA タイプの半導体パッケージ 1 A を、第 5、第 6 の実施形態で BGA タイプの半導体パッケージ 1 をそれぞれ使用することも可能である。

#### 【0036】

【実施例】次に、本発明に係る電気コネクタの製造方法の実施例を説明する。

#### 実施例 1

厚さ 0.3 mm、幅 6.0 mm、長さ 100 mm の板形に加工された 42% Fe 合金製の導電板 6 の両面同位置に、幅 0.7 mm、ピッチ 1.27 mm で、延伸性を有する SBR (スチレン-ブタジエンゴム) 系のレジスト膜 14 を導電板 6 の長さ方向とは直角にスクリーン印刷法で形成した。

【0037】次いで、導電板 6 を打ち抜き加工してほぼ簾形とし、導電板 6 の長さ方向に平行な方向となるように、幅 0.6 mm、ピッチ 1.27 mm、長さ 60 mm、本数 30 本の導電線条片部 8 を並設した。こうして複数の導電線条片部 8 を並設したら、導電板 6 を金型を用いてプレス加工し、各導電線条片部 8 を、山部 9 のピッチが 1.27 mm、山部 9 の数が 30 個、山部 9 と谷部 10 の高さが 1.5 mm、山部 9 及び谷部 10 の外側の曲面の半径が 0.3 mm の波形に湾曲形成した。

【0038】なお、先の工程で形成したレジスト膜 14 は、各山部 9 の上端部から約 0.3 mm の位置を起点とし、反対側の谷部 10 へ下り、さらに谷部 10 を通過して約 0.3 mm の位置まで形成されるよう、位置合わせを行った。また、各導電線条片部 8 は、湾曲部で延伸されてその厚さが約 0.1 mm となった。

【0039】次いで、20℃のグリセリンに各導電線条片部 8 をその厚さ方向に 0.5 mm 浸漬し、この液面に紫

外線硬化型アクリル系樹脂を厚さ 0.5mm になるよう流し込み、紫外線を照射して上記アクリル系樹脂を硬化させた。こうして、アクリル系樹脂を硬化させたら、付着したグリセリンをエタノールで洗浄し、山部 9 と谷部 10 をそれぞれ厚さ方向で 0.5mm 露出させた状態で絶縁材料を充填した。

【0040】次いで、各導電線条片部 8 に塩化第二鉄からなるエッチング液をスプレーして片面ずつエッチング処理し、その後、トルエンを使用して露出部のレジスト膜 14 を除去した。そして最後に、中央部の 20×20 個の導電線条片部 8 をフライス加工で除去し、ほぼ図 9 に示すような 500 ピン用の導電線条 5 を備えた電気コネクタを得た。

#### 【0041】実施例 2

厚さ 0.3mm、幅 60mm、長さ 100mm の板形に加工された 42%-Fe 合金製の導電板 6 を打ち抜き加工してほぼ簾形とし、導電板 6 の長さ方向に平行な方向となるように、幅 0.6mm、ピッチ 1.27mm、長さ 60mm、本数 30 本の導電線条片部 8 を並設した。複数の導電線条片部 8 を並設したら、導電板 6 を金型でプレス加工し、各導電線条片部 8 を、山部 9 のピッチが 1.27mm、山部 9 の数が 30 個、山部 9 と谷部 10 の高さが 1.5mm、山部 9 及び谷部 10 の外側の曲面の半径が 0.3mm の波形に湾曲形成した。なお、導電線条片部 8 は、湾曲部で延伸されてその厚さが約 0.1mm となった。

【0042】次いで、20℃のグリセリンに各導電線条片部 8 を厚さ方向に 0.5mm 浸漬し、この液面に、硬化後の硬度が 66 度(ショア A)の付加硬化型液状シリコンゴムを厚さ 0.5mm になるように流し込み、80℃で 30 分間処理して上記樹脂を硬化させた。こうして、上記樹脂が硬化したら、付着したグリセリンをエタノールで洗浄し、山部 9 と谷部 10 をそれぞれ厚さ方向で 0.5mm 露出させた状態で絶縁材料を充填した。

【0043】そして、各導電線条片部 8 に #1000 番の Sic 粉をサンドブラスト装置により約 60° の角度で吹き付け、各導電線条片部 8 を片面ずつ処理し、ほぼ図 9 に示す形状の電気コネクタを得た。

#### 【0044】実施例 3

実施例 2 と同様の材料、方法で、導電線条片部 8 の並設、湾曲形成、及び絶縁材料の充填を順次行った。そして、各導電線条片部 8 の片面を実施例 2 と同様のサンドブラスト装置により処理して導電線条片部 8 の不要部を除去し、もう一方の面を厚さ 0.1mm の切削加工ディスクにより、山部 9 の上端部を切削加工し、図 9 に示す電気コネクタを得た。

#### 【0045】

【発明の効果】以上のように本発明によれば、電気コネクタの部品点数や構成要素を減少させることができ、生産性を向上させることが可能になるという効果がある。

#### 【図面の簡単な説明】

【図 1】本発明に係る電気コネクタの製造方法の実施形態における導電板に複数の溝孔を並列に穿孔した状態を示す平面説明図である。

【図 2】本発明に係る電気コネクタの製造方法の実施形態における導電板を波形に湾曲加工した状態を示す側面説明図である。

【図 3】本発明に係る電気コネクタの製造方法の実施形態におけるマスキング材に導電板を浸漬した状態を示す側面説明図である。

【図 4】本発明に係る電気コネクタの製造方法の実施形態におけるマスキング材層上に絶縁材層を積層形成した状態を示す断面側面説明図である。

【図 5】図 4 のマスキング材層を除去した状態を示す断面側面説明図である。

【図 6】本発明に係る電気コネクタの製造方法の実施形態におけるサンドブラスト法の作業状態を示す断面側面説明図である。

【図 7】本発明に係る電気コネクタの製造方法の実施形態におけるサンドブラスト法の作業終了状態を示す断面側面説明図である。

【図 8】本発明に係る電気コネクタの製造方法の実施形態における各谷部の一傾斜片の下端部とプリント基板のランドとの角度を示す側面説明図である。

【図 9】本発明に係る電気コネクタの製造方法の実施形態における導電板の最終状態を示す平面説明図である。

【図 10】本発明に係る電気コネクタの製造方法の第 2 の実施形態におけるエッチング法の作業状態を示す側面説明図である。

【図 11】本発明に係る電気コネクタの製造方法の第 2 の実施形態におけるエッチング法の作業終了状態を示す側面説明図である。

【図 12】本発明に係る電気コネクタの製造方法の第 3 の実施形態を示す断面側面説明図である。

【図 13】本発明に係る電気コネクタの製造方法の第 3 の実施形態における電気コネクタと半導体パッケージとの接続状態を示す断面側面説明図である。

【図 14】本発明に係る電気コネクタの製造方法の第 4 の実施形態を示す断面側面説明図である。

【図 15】本発明に係る電気コネクタの製造方法の第 4 の実施形態における電気コネクタと半導体パッケージとの接続状態を示す断面側面説明図である。

【図 16】本発明に係る電気コネクタの製造方法の第 5 の実施形態におけるプリント基板、電気コネクタ、及び半導体パッケージの接続状態を示す断面側面説明図である。

【図 17】本発明に係る電気コネクタの製造方法の第 6 の実施形態におけるプリント基板、電気コネクタ、及び半導体パッケージの接続状態を示す断面側面説明図である。

【図 18】PGAタイプの半導体パッケージを示す説明図で、(a)図は表面側の斜視説明図、(b)図は裏面側の斜視説明図である。

【図 19】BGAタイプの半導体パッケージを示す模式図である。

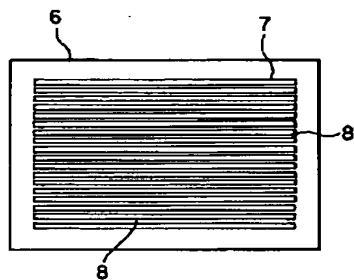
【図 20】D<sup>2</sup>BGAタイプの半導体パッケージを示す部分切欠斜視説明図である。

【符号の説明】

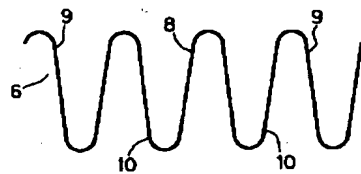
- 1 BGAタイプの半導体パッケージ(表面実装型の電子部品)  
 1 A LGAタイプの半導体パッケージ(表面実装型の電子部品)  
 2 端子

- 2 A 端子  
 3 プリント基板(電気的な被接合物)  
 4 ランド  
 5 導電線条  
 6 導電板  
 7 溝孔  
 8 導電線条片部  
 9 山部  
 10 谷部  
 10 11 マスキング材層  
 12 絶縁材層  
 14 レジスト膜

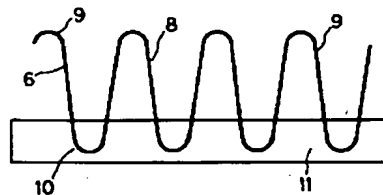
【図 1】



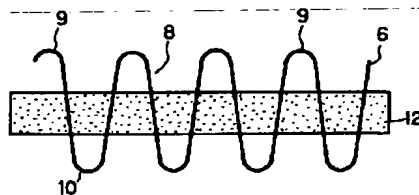
【図 2】



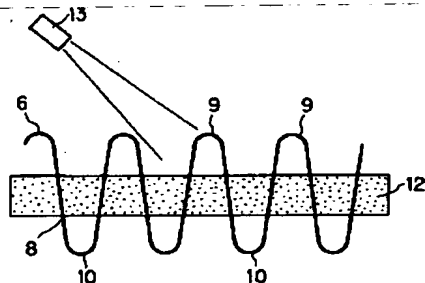
【図 3】



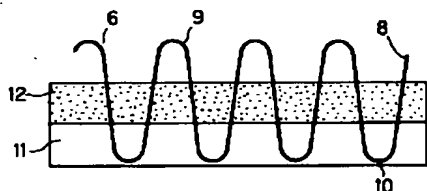
【図 5】



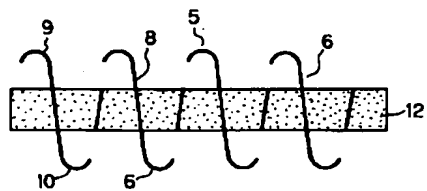
【図 6】



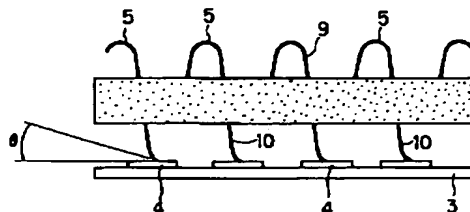
【図 4】



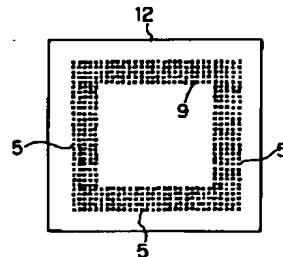
【図 7】



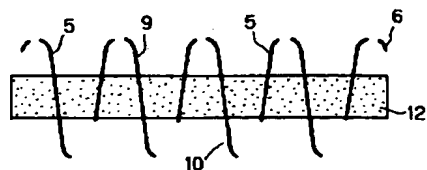
【図 8】



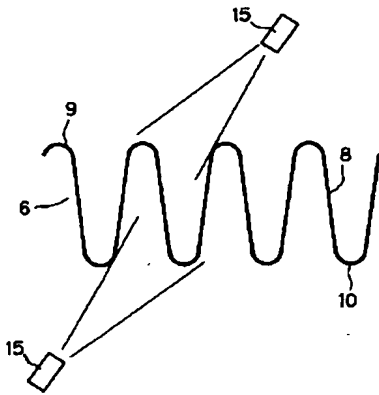
【図 9】



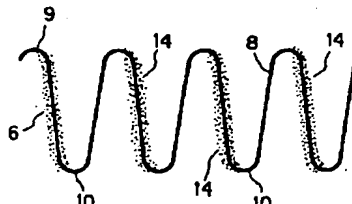
【図 12】



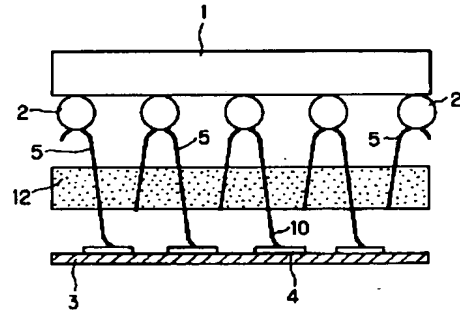
【図 10】



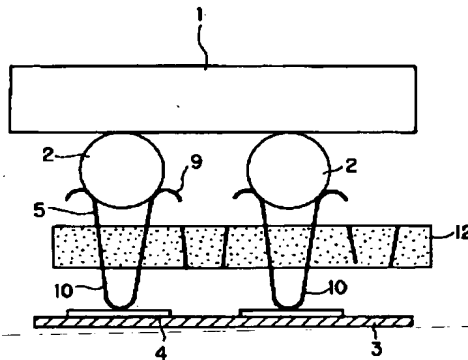
【図 11】



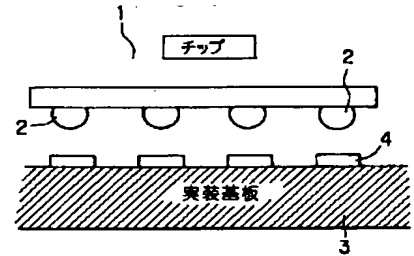
【図 13】



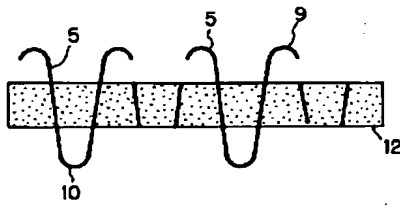
【図 15】



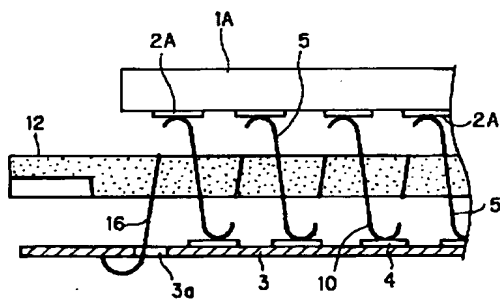
【図 19】



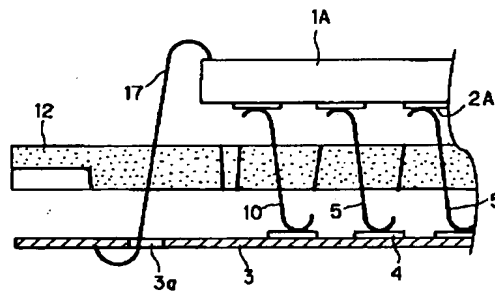
【図 14】



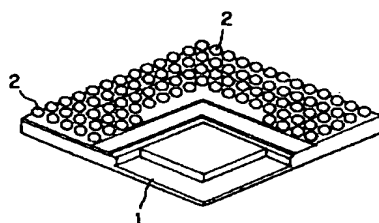
【図 16】



【図 17】



【図 20】





【図18】

